

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-297827

(43)Date of publication of application : 12.11.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 04-097650

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.04.1992

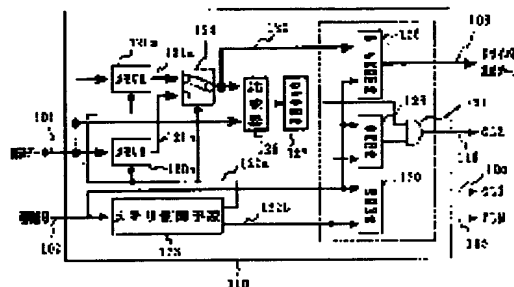
(72)Inventor : NITTA HIROYUKI
MANO HIROYUKI
FURUHASHI TSUTOMU
FUTAMI TOSHIO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce power consumption of a signal driver by stopping a fetching operation of display data of a signal driver when display data of one line before coincides with inputted display data.

CONSTITUTION: This device is provided with two memories 120a and 120b having storage capacity of one line, a memory control means 123 which controls the memory 120, a comparing means 126 which compares inputted display data with display data of one line before, a control means 123 which stops taking-in-operation of display data of the signal driver. Therefore, when display data of one line before coincides with inputted display data, the fetching operation of display data of the signal driver is stopped, and power consumption of the signal driver can be reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-297827

(43)公開日 平成5年(1993)11月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5G		
G 0 2 F 1/133	5 0 5	7820-2K		

審査請求 未請求 請求項の数5(全 13 頁)

(21)出願番号 特願平4-97650
 (22)出願日 平成4年(1992)4月17日

(71)出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72)発明者 新田 博幸
 神奈川県横浜市戸塚区吉田町292番地株式
 会社日立製作所マイクロエレクトロニクス
 機器開発研究所内
 (72)発明者 ▲真▼野 宏之
 神奈川県横浜市戸塚区吉田町292番地株式
 会社日立製作所マイクロエレクトロニクス
 機器開発研究所内
 (74)代理人 弁理士 小川 勝男

最終頁に続く

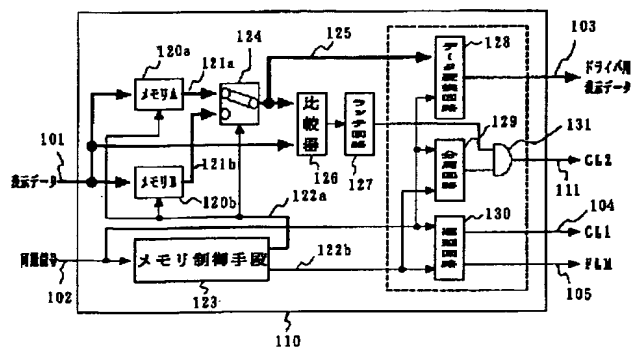
(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】本発明の目的は、1ライン前の表示データ入力表示データが一致するとき、信号駆動ドライバの表示データ取り込み動作を停止し、信号駆動ドライバの消費電力を低減することにある。

【構成】1ライン分の記憶容量のメモリを2個と、該メモリを制御するメモリ制御手段と、入力表示データと1ライン前の表示データを比較する比較手段と、信号駆動ドライバの表示データ取り込み動作を停止する制御手段を設ける。これにより、1ライン前の表示データと入力表示データが一致するとき、信号駆動ドライバの表示データ取り込み動作を停止し、信号駆動ドライバの消費電力を低減することができる。

図 1



【特許請求の範囲】

【請求項1】表示データと同期信号を入力して、液晶用駆動用の液晶表示データ及び制御信号を生成する制御手段と1ライン分の液晶表示データを順次入力し、液晶駆動用電圧に変換して出力する信号駆動ドライバをM個

(Mは1以上の整数)で構成し、各表示画素部をスイッチング素子と液晶とで構成するアクティブマトリックスタイプの液晶パネルとから成る液晶表示装置において、前記液晶表示データ及び制御信号を生成する制御手段に、1水平ライン分の表示データ容量の記憶容量を有する記憶手段を2つ設け、前記各記憶手段に入力する表示データを順に書き込む手段と、各記憶手段に記憶した表示データを読み出す手段とを設け、前記2つの記憶手段の一方が、1水平ラインの表示データの書き込み動作を行う時、他方の記憶手段が1ライン前の表示データの読みだし動作を行うように制御する制御手段と2つの記憶手段から読み出されるデータバスを切り換える切り換え手段とを設け、入力する表示データと前記2つの記憶手段の一方から読み出す1ライン前の表示データとを比較する比較手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバの表示データ取り込み動作を停止する制御手段設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項2】請求項1において、比較手段として、M個の信号駆動ドライバのどの表示データであるかを判別する手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御手段を設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項3】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みクロックを制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項4】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【請求項5】請求項2において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を停止する制御を可能としたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はパソコン、ワークステーション等の表示データを液晶パネルに表示させるのに好適な液晶表示装置に関する。

【0002】

【従来の技術】パソコン、ワークステーション等の表示データを液晶パネルに表示する従来の液晶表示装置では、株式会社日立製作所半導体事業部発行の日立LCDドライバLSIデータブックp661, 662に記載されている信号駆動ドライバHD66310を用いた構成と動作となっている。以下図2、図3、図4を用いて、水平解像度がR、G、Bの各画素につき640画素、垂直解像度が480ラインの液晶パネルを前記信号駆動ドライバを用いて駆動する場合の構成と動作について説明する。

【0003】図2は、従来の液晶表示装置の構成図で、101はパソコンやワークステーション等からの表示データであり、画像情報を常に転送している。102は表示データ101に同期した同期信号であり、その内訳はドットクロック、水平同期信号、垂直同期信号である。210はドライバ制御信号生成手段、230は液晶パネルに表示電圧を印加する信号駆動ドライバ200を複数個用いて構成した信号駆動ドライバ群、231は垂直ラインを順次走査する走査駆動回路、232は液晶パネルである。液晶パネル232の水平解像度はR、G、B各640画素あるので合計1920画素あることになる。かつ、信号駆動ドライバ200に用いるHD66310は出力が160本であるから(1920÷160=)12個必要となる。また、信号駆動ドライバ200はイネーブル信号入力EIO1とイネーブル信号出力EIO2をカスケード接続している。イネーブル入力信号EIO1はロウレベルアクティブで、イネーブル信号出力EIO2は160画素分の表示データを取り込むとハイレベルからロウレベルへ変化する。ドライバ制御信号生成手段210の内の220は信号駆動ドライバのインタフェースに適合するように表示データ101を変換するデータ変換回路、203は変換後のドライバ用表示データ、221は同期信号102のうちドットクロックを分周して信号駆動ドライバ200の表示データ取り込み用クロック211を生成する分周回路、222は同期信号102のうち水平同期信号を遅延して1水平ライン分の表示データラッチクロック204と垂直方向の最上位ラインを選択するイネーブル信号205を生成する遅延回路である。

【0004】図3は従来技術による信号駆動ドライバ200の表示データと同期信号のタイミングを示す図である。

【0005】図4は信号駆動ドライバHD66310の構成図で入力表示データ203は各画素階調データ3ビットの4画素パラレル入力で、160画素分の液晶駆動

3

電圧を出力できる信号線201を有する。402は表示データを順次ラッチするクロックを生成するラッチアドレスカウンタ、402は表示データを順次ラッチしシフトするシフト回路、403は順次ラッチした表示データの160画素分をラッチするラッチ回路、404はラッチした表示データをデコードし液晶印加電圧を選択する信号を生成するレベルシフト回路、405は液晶印加電圧406を選択し出力する液晶駆動回路である。

【0006】次に、本従来技術での液晶表示装置のドライバ制御、及び表示動作について説明する。図3に示すように、表示データが有効な期間に信号駆動ドライバの表示データ取り込みクロック211をドライバ制御信号生成手段210で生成する。そして、図2に示すように、信号駆動ドライバ群230の左端の信号駆動ドライバ200-1は、イネーブル信号入力EIO1をロウレベルに接続し、表示データ取り込みクロック211の立ち下がり表示データを取り込み、160画素表示データを取り込むとイネーブル出力信号EIO2がハイレベルからロウレベルに変化し次段の信号駆動ドライバ200-2をイネーブルにする。以後同様にして左側のドライバから順次160画素ずつ表示データを取り込んで行き1ライン分の表示データを取り込んだところで1ライン分の表示データを同時に表示データラッチクロック204でラッチ回路403にラッチし液晶パネルに表示電圧を印加し、走査駆動回路231で選択された1ラインを表示する。走査駆動回路231は水平同期信号でシフトした走査信号を生成し線順次垂直走査を行う。

【0007】次に、信号駆動ドライバ200の内部動作について詳しく説明する。信号駆動ドライバ200の内部構成は図4に示すようになっており、ラッチアドレスカウンタ401は表示データ取り込みクロック211の立ち下がりをカウントしてシフトラッチ回路402のラッチ信号を発生する。表示データ取り込みクロック211は入力部で信号駆動ドライバのイネーブル信号入力EIO1でマスクすることができ、表示データ取り込みクロック211を40回カウントする、つまり160画素分の表示データを取り込むと停止状態となり、EIO2信号がロウレベルとなる。そして、シフトラッチ回路402は4画素毎40段に分割されており、ラッチアドレスカウンタ401からのラッチ信号で4画素同時に表示データを取り込む。また、ラッチ回路403は160画素分のラッチ回路で構成されており、シフトラッチ回路402からの表示データを表示データラッチクロック204でラッチし1ライン時間データを保持する。レベルシフト回路404はラッチ回路403の表示データをデコードし、液晶表示電圧のセレクト信号を生成し、液晶駆動回路405が8電圧レベルの内1レベルを選択出力する。

【0008】以上述べたように、液晶の表示動作は信号駆動ドライバへの表示データのラッチ動作の繰り返しで

4

あり、信号駆動ドライバ200のラッチ回路403に保持されている表示データを表示している。そして、信号駆動ドライバ200のラッチ回路403には各ドライバ合わせて1ライン分の表示データを保持しており、毎ライン、表示データが変化しなくてもデータの書き込みを行っている。

【0009】

【発明が解決しようとする課題】例えば、パソコンの表示画面でプロンプトだけを画面最上部に表示する場合、プロンプトより下のラインでは背景のみが表示されており、各ラインの表示データは同じである。上記従来技術では、このように表示データが前ラインと現ラインで同じであっても、信号駆動ドライバに毎ライン表示データが書き込まれているため、ライン毎に表示データが変化しない場合でも表示データを取り込む動作を繰り返すので信号駆動ドライバの消費電力が小さくならない問題点があった。

【0010】本発明の目的は、ライン毎の表示データに変化が少ないとき、信号駆動ドライバの消費電力を小さくすることにある。

【0011】

【課題を解決するための手段】上記目的を達成するために、液晶表示装置の中に、液晶表示データ及び制御信号を生成する制御手段に、1水平ライン分の表示データ容量の記憶容量を有する記憶手段を2つ設け、前記各記憶手段に入力する表示データを順に書き込む手段と、各記憶手段に記憶した表示データを読み出す手段とを設け、前記2つの記憶手段の一方が、1水平ラインの表示データの書き込み動作を行う時、他方の記憶手段が1ライン前の表示データの読みだし動作を行うように制御する制御手段と2つの記憶手段から読み出されるデータバスを切り換える切り換え手段とを設け、入力する表示データと前記2つの記憶手段の一方から読み出す1ライン前の表示データとを比較する比較手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバの表示データ取り込み動作を停止する制御手段設ける。また、前記比較手段として、M個の信号駆動ドライバのどの表示データであるかを判別する手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御手段を設ける。また、前記信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みクロックを制御する手段を設ける。また、前記信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設ける。

【0012】

【作用】上記手段によれば、前ラインの表示データと現ラインの表示データが一致する場合、信号駆動ドライバの表示データ取り込み動作を停止させることができる。

5

また、信号駆動ドライバ別で前ラインの表示データと現ラインの表示データを比較し、一致する場合、その信号駆動ドライバの表示データ取り込み動作を停止させることができる。

【0013】このため信号駆動ドライバの消費電力を低減することができる。

【0014】

【実施例】本発明の第1の実施例を図1、図5、図6、図7により説明する。図1は、本実施例のドライバ制御手段110のブロック図で、120a、120bはそれぞれ1ライン分の容量を持つラインメモリで、123は前記ラインメモリを制御するメモリ制御手段、122a、122bは制御信号、124はラインメモリ120a、120bのリードデータ121a、121bを選択するセレクタ、126は表示データの比較器、127は比較器126の比較結果を保持するラッチ回路である。また、128は表示データを信号駆動ドライバのインタフェースに適合したドライバ用表示データ103に変換するデータ変換回路、129は同期信号102のうちドットクロックから信号駆動ドライバ表示データ取り込み用クロック111を生成する分周回路、130は同期信号102のうち水平同期信号と垂直同期信号から1水平ライン分の表示データラッチクロック104と垂直方向の最上位ラインを選択するイネーブル信号105を生成する遅延回路である。131はクロック111をマスクするAND回路である。

【0015】図5は本実施例の構成図である。

【0016】図6は図1のドライバ制御手段に記載したメモリ120a、120bのリード、ライトタイミングを示す図である。

【0017】図7は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【0018】次に本実施例の動作について説明する。図1に示す表示データ101を1ライン毎にラインメモリ120a、120bに交互に書き込む。図7に、そのリード、ライトタイミングを示す。まず、図1のメモリ制御手段123は、同期信号102よりメモリ制御信号122a、122bを生成し、最初の1水平期間で1ライン目の表示データ101をラインメモリ120aに書き込み、同時にセレクタ124で選択したラインメモリ120bから読み出す1ライン前の表示データ125と比較器126で比較し、前ラインの表示データ125と現ライン（1ライン目）の表示データ101が一致するかどうか判定し、判定結果をラッチ回路127に保持する。次の1水平期間で2ライン目の表示データ101をラインメモリ120bに書き込み、同時にセレクタ124で選択したラインメモリ120aから読み出す1ライン前の1ライン目の表示データ125と比較器126で比較し、前ライン（1ライン目）の表示データ125と現ライン（2ライン目）の表示データ101が一致するか

6

どうか判定し、判定結果をラッチ回路127に保持する。以後同様の動作を行い、前ラインの表示データと現ラインの表示データが一致するか順次判定を行う。そしてデータ変換回路128でドライバ用表示データ103に変換し、入力表示データ101より1水平期間遅れて出力される。また、表示同期信号は同期信号102から遅延回路130で1水平ライン分の表示データラッチクロック104、イネーブル信号105を生成する。そして、表示データ取り込みクロック111は分周回路129で生成され、ラッチ回路127の比較結果によりAND回路131でマスクされる。つまり、前ラインの表示データと現ラインの表示データが一致している場合は、表示データ取り込みクロック111をマスクし、前ラインの表示データと現ラインの表示データが一致していない場合は表示データ取り込みクロック111を出力する。そして、図7に示すタイミングのように表示データ取り込みクロック111がマスクされた場合、信号駆動ドライバは図4に示すラッチアドレスカウンタ401とシフト回路402が動作せず、シフト回路402に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、表示データ取り込みクロック111がマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。同様に、1フレーム分線順次走査駆動を繰返し、液晶パネルを表示する。

【0019】次に、本発明の第2の実施例について図8、図9、図10、図11を用いて説明する。図8は本実施例のドライバ制御手段810のブロック図で、129は同期信号102のうちドットクロックから信号駆動ドライバ表示データ取り込み用クロック811を生成する分周回路、820は表示データラッチクロック104、イネーブル信号105とドライバイネーブル信号812を生成する遅延回路である。

【0020】図9は本実施例の構成図である。

【0021】図10、図11は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【0022】次に本実施例の動作について説明する。本実施例のメモリのリード、ライトタイミングは、第1の実施例と同様であり、前ラインの表示データと現ラインの表示データが一致するかどうか比較器126で順次判定を行いその結果をラッチ回路127に保持する。そして、同様にデータ変換回路128でドライバ用表示データ103に変換し、入力表示データ101より1水平期間遅れて出力され、表示同期信号は同期信号102から遅延回路820で表示データラッチクロック104、イネーブル信号105を生成する。そして、表示データ取り込みクロック811は分周回路129で生成され、ド

7

ライバインペブル信号812は遅延回路820で生成する。このドライバインペブル信号812はラッチ回路127の比較結果によりAND回路830でマスクされる。つまり、図11に示すように前ラインの表示データと現ラインの表示データが一致している場合は、ドライバインペブル信号812をマスクし、図10に示すように前ラインの表示データと現ラインの表示データが一致していない場合はドライバインペブル信号812を出力する。また、ドライバインペブル信号812は信号駆動ドライバ群230の左端のドライバ番号1のインペブル入力EIO1に接続する。そして、信号駆動ドライバ群230は、インペブル信号をドライバ番号1から順に12までカスケードに接続しているためドライバ番号1のドライバが160画素表示データを取り込んでインペブル出力EIO2をロウレベルに変化させなければ次段以降のドライバはインペブルにならない。

【0023】そのため、ドライバインペブル信号812がマスクされた場合、信号駆動ドライバは、第1の実施例と同様に、図4に示すラッチアドレスカウンタ401とシフト回路402が動作せず、シフト回路402に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、ドライバインペブル信号812がマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。そして同様に、1フレーム分線順次走査駆動を繰返し、液晶パネルを表示する。

【0024】次に、本発明の第3の実施例について図12、図13、図14を用いて説明する。図12は本実施例のドライバ制御手段1210のブロック図で、129は同期信号102のうちドットクロックから信号駆動ドライバ表示データ取り込み用クロック1211を生成する分周回路、1220は表示データをどの信号駆動ドライバで駆動するか検出するドライバ位置カウンタで、1221はドライバ位置カウンタ1221のデータをデコードするデコーダ、1222は比較器126の結果とドライバ位置を保持するラッチ回路である。また、1212~1217は6個の信号駆動ドライバへのドライバインペブル信号である。

【0025】図13は本実施例の構成図である。

【0026】図14は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【0027】次に本実施例の動作について説明する。本実施例のメモリのリード、ライトタイミングは、第1の実施例と同様であり、前ラインの表示データと現ラインの表示データが一致するかどうか比較器126で順次判定を行い、その結果とドライバ位置カウンタ1220のデータをデコードした信号から、どの信号駆動ドライバ

8

が駆動する表示データが変化したかを検出し、その結果をラッチ回路1222に保持する。そして、同様にデータ変換回路128でドライバ用表示データ103に変換し、入力表示データ101より1水平期間遅れて出力され、表示同期信号は同期信号102から遅延回路130で表示データラッチクロック104、インペブル信号105を生成し、表示データ取り込みクロック1211は分周回路129で生成する。

【0028】そして、ドライバインペブル信号1212~1217は6個の信号駆動ドライバにそれぞれ接続し、ラッチ回路1222の比較結果によりAND回路1230~1235でマスクされる。つまり、図14に示すように前ラインの表示データと現ラインの表示データが一致している信号駆動ドライバに対しては、ドライバインペブル信号をマスクし、前ラインの表示データと現ラインの表示データが一致していない信号駆動ドライバに対してはドライバインペブル信号を出力する。図14は、信号駆動ドライバのドライバ番号2が駆動する表示データのみが変化した場合の例である。

【0029】そして、第1、第2の実施例と同様に、ドライバインペブル信号がマスクされた場合、信号駆動ドライバは図4に示すラッチアドレスカウンタ401とシフト回路402が動作せず、シフト回路402に保持されている現ラインと同じ表示データが、表示データラッチクロック104でラッチされ、走査駆動回路231で選択されたラインに表示データが印加される。また、ドライバインペブル信号812がマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路231で選択されたラインに現ラインの表示データが印加される。そして同様に、1フレーム分線順次走査駆動を繰返し、液晶パネルを表示する。

【0030】以上述べた、第1、第2の実施例では、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0031】また、第3の実施例では、前ラインに対して表示データが変化した信号駆動ドライバのみ表示データ取り込み動作を行い、それ以外の信号駆動ドライバは表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0032】

【発明の効果】本発明によれば、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減することができる。

【0033】また、前ラインに対して表示データが変化した信号駆動ドライバのみ表示データ取り込み動作を行い、それ以外の信号駆動ドライバは表示データ取り込み

動作を停止することができるため、信号駆動ドライバの消費電力を低減することができる。

【図面の簡単な説明】

【図1】第1の実施例のドライバ制御手段のブロック図である。

【図2】従来技術のシステム構成図である。

【図3】従来技術のドライバ動作タイミングを示す図である。

【図4】ドライバの内部構成図である。

【図5】第1の実施例ののシステム構成図である。

【図6】メモリのリード、ライトタイミングを示す図である。

【図7】第1の実施例ののドライバ動作タイミングを示す図である。

【図8】第2の実施例のドライバ制御手段のブロック図である。

【図9】第2の実施例ののシステム構成図である。

【図10】第2の実施例ののドライバ動作タイミングを示す図である。

【図11】第2の実施例ののドライバ動作タイミングを示す図である。

【図12】第3の実施例のドライバ制御手段のブロック図である。

【図13】第3の実施例ののシステム構成図である。

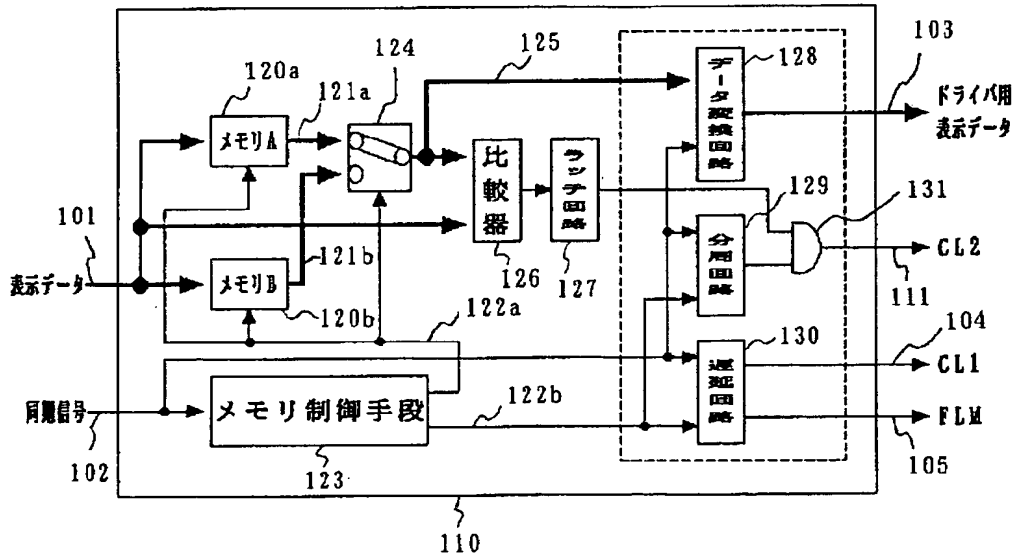
【図14】第3の実施例ののドライバ動作タイミングを示す図である。

【符号の説明】

- 101, 103, 121a, 121b, 125, 203 …表示データ、
- 102, 104, 105, 111, 811, 812, 1211 …同期信号、
- 1212, 1213, 1214, 1215, 1216, 1217, 812 …ドライバインペール信号、
- 120a, 120b …メモリ、
- 123 …メモリ制御手段、
- 124 …セレクタ、
- 126 …比較器、
- 127 …ラッチ回路、
- 230 …信号駆動ドライバ群、
- 231 …走査駆動回路、
- 232 …液晶パネル、
- 401 …ラッチアドレスカウンタ、
- 402 …シフト回路、
- 403 …ラッチ回路、
- 404 …レベルシフト回路、
- 405 …液晶駆動回路、
- 406 …液晶印加電圧。

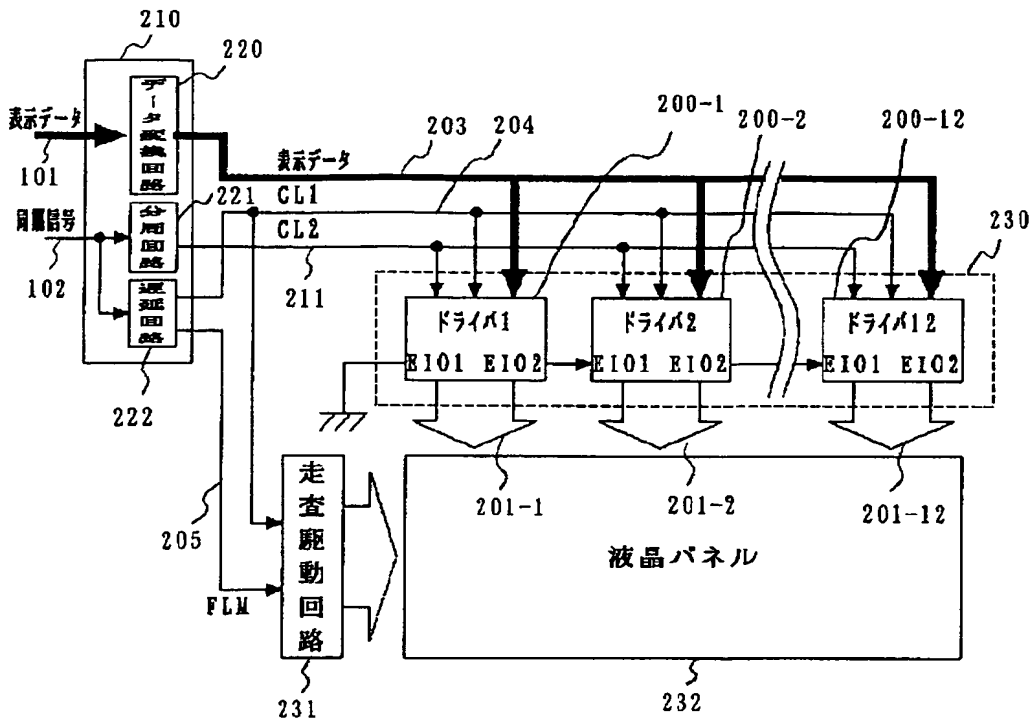
【図1】

図 1



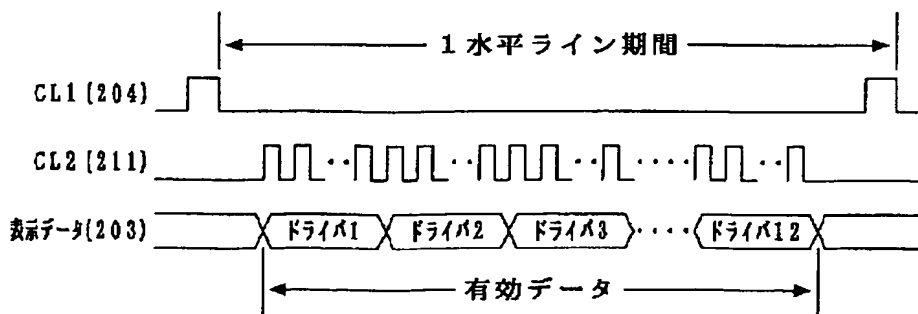
【図2】

図 2



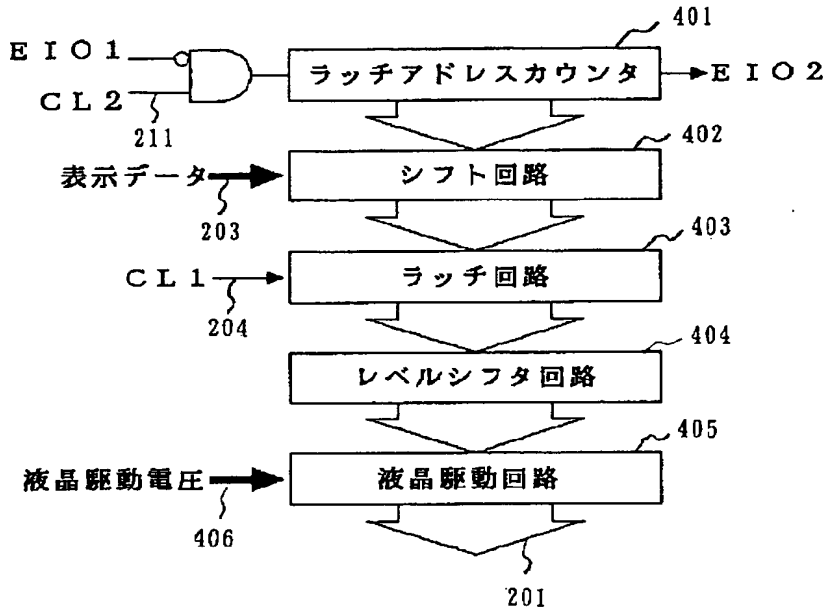
【図3】

図 3



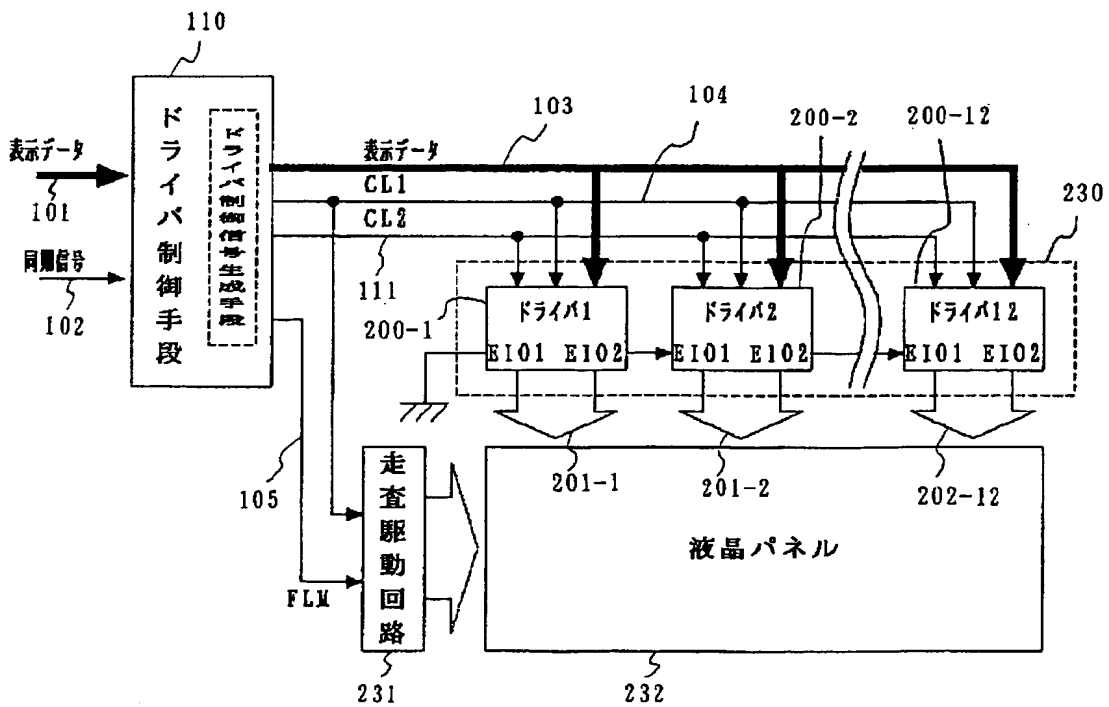
【図4】

図 4



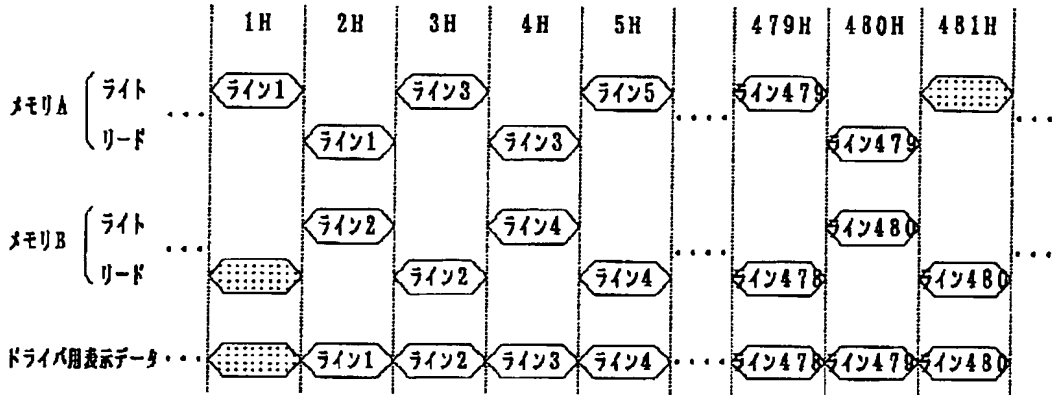
【図5】

図 5



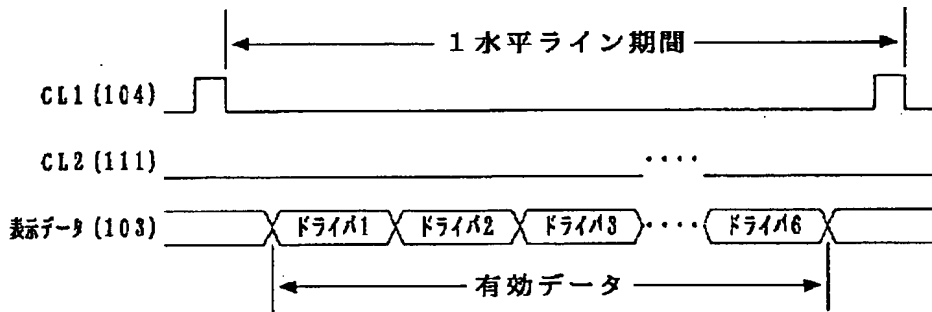
【図6】

図 6



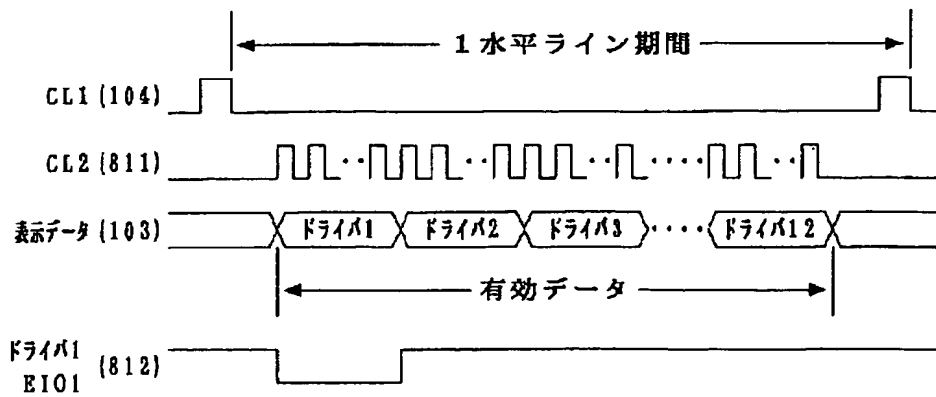
【図7】

図 7



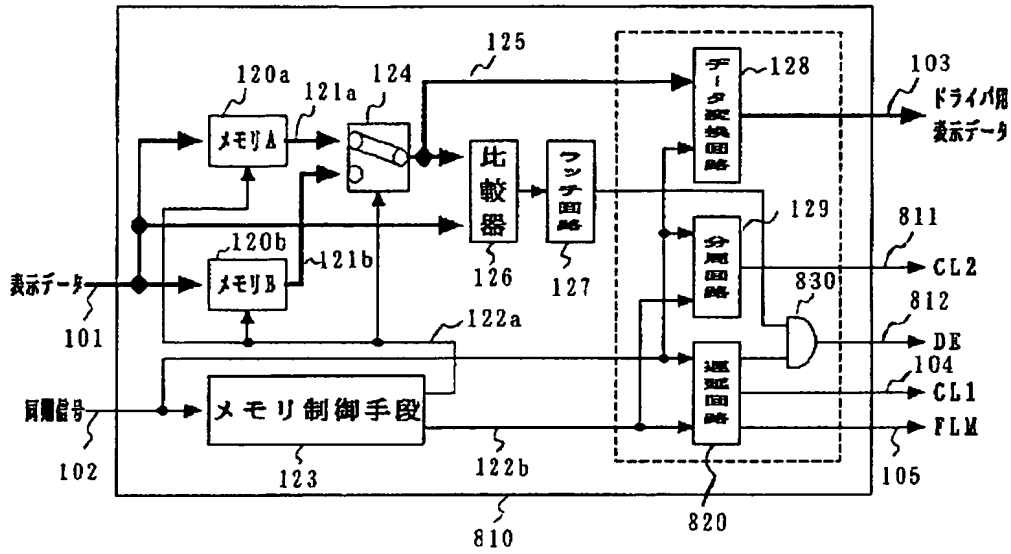
【図10】

図 10



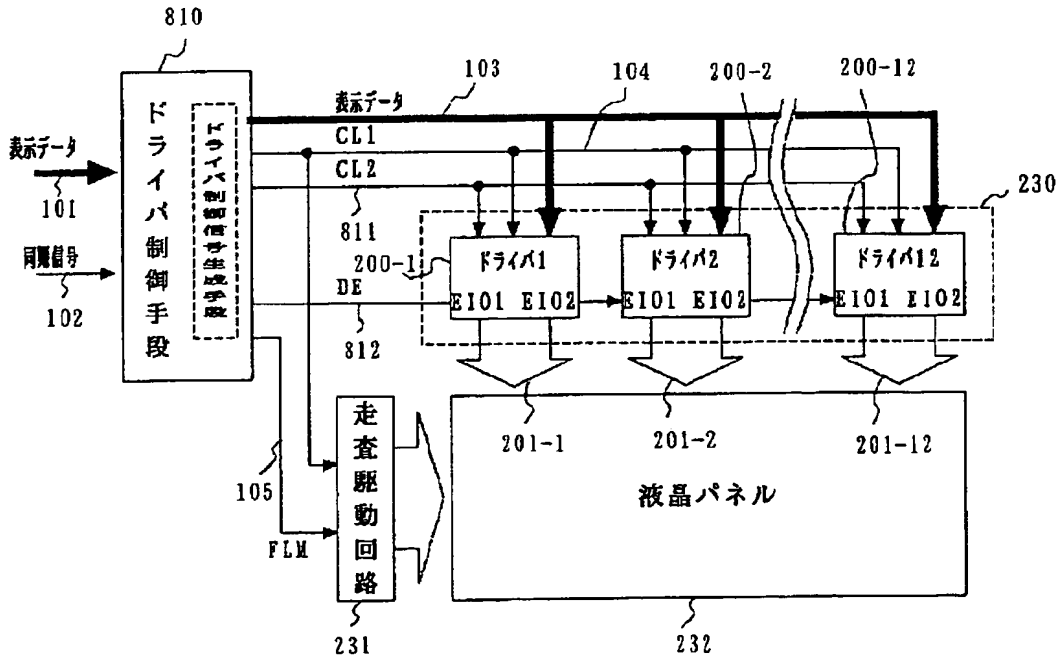
【図8】

図 8



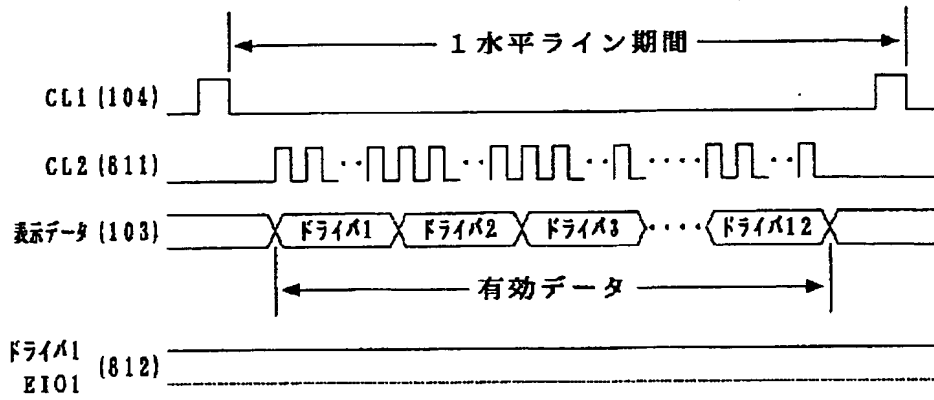
【図9】

図 9



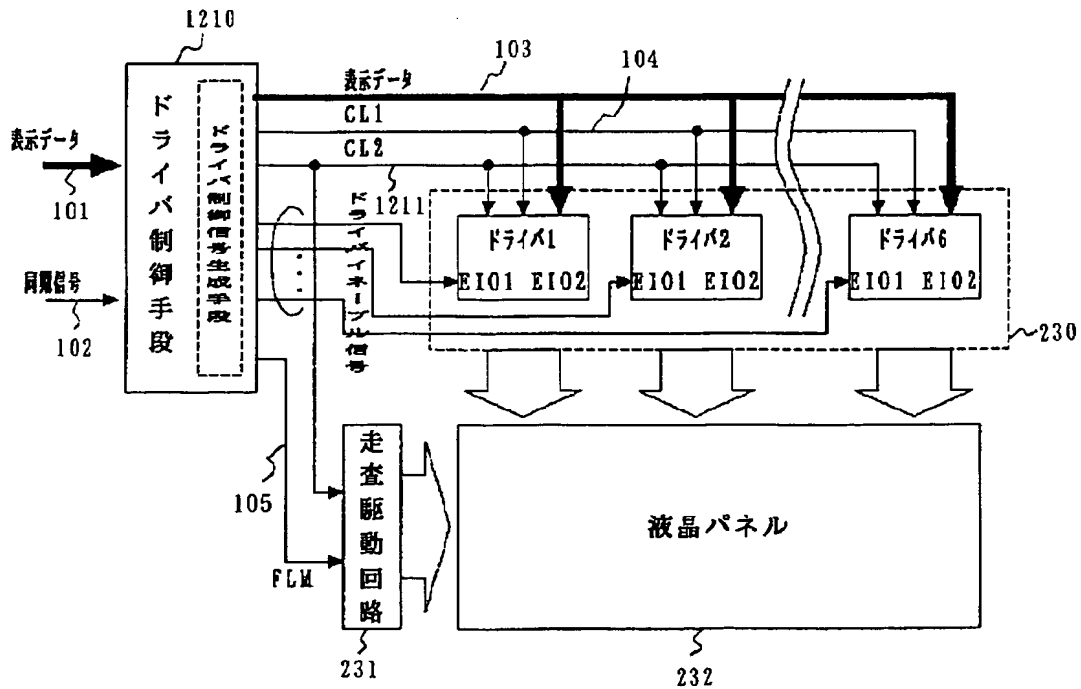
【図11】

図 11



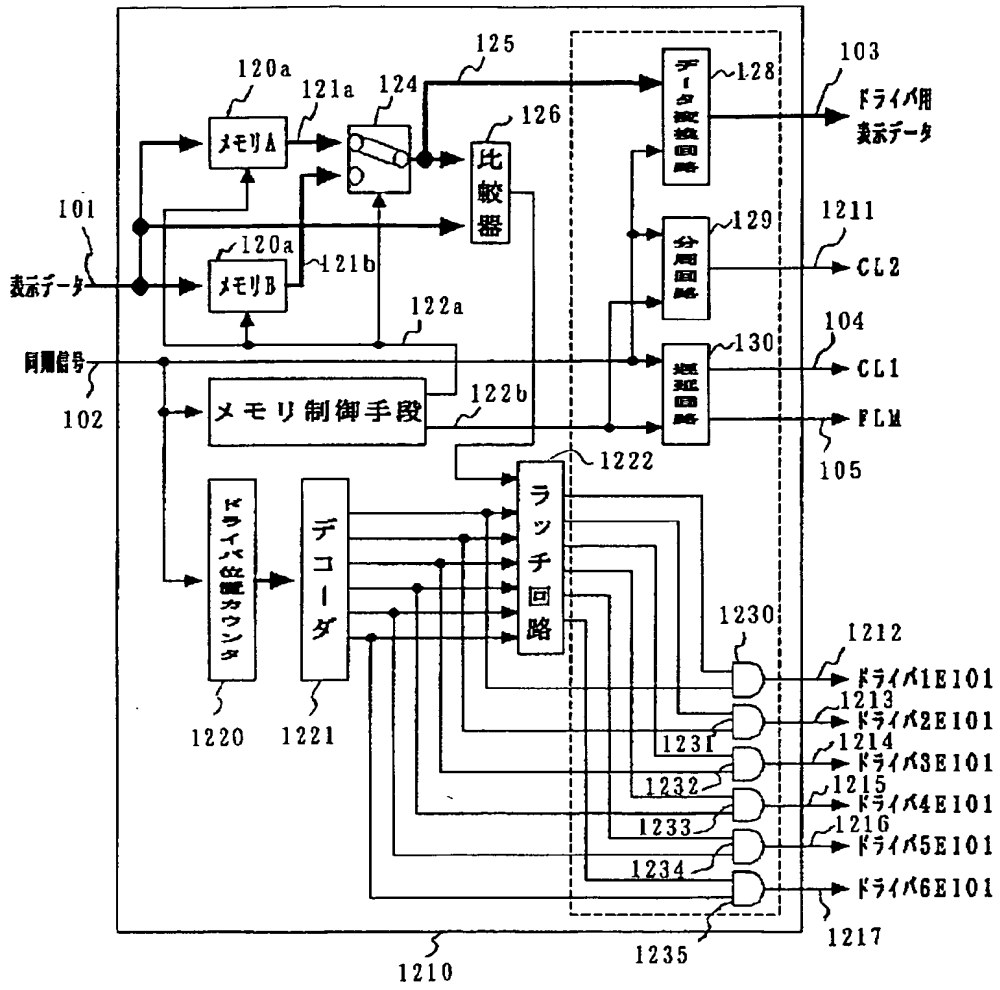
【図13】

図 13



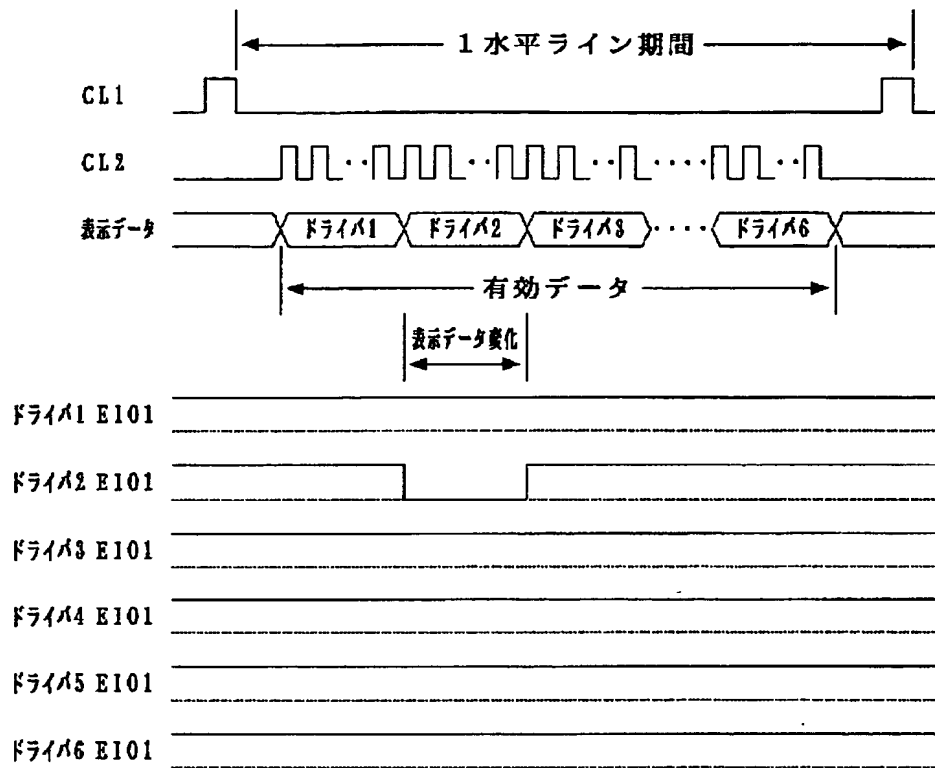
【図12】

図 12



【図14】

図 14



フロントページの続き

(72) 発明者 古橋 勉
 神奈川県横浜市戸塚区吉田町292番地株式
 会社日立製作所マイクロエレクトロニクス
 機器開発研究所内

(72) 発明者 二見 利男
 千葉県茂原市早野3300番地株式会社日立製
 作所茂原工場内